

DIALOG(R)File 351:Derwent WPI  
(c) 2004 Thomson Derwent. All rts. reserv.

012771005      \*\*Image available\*\*

WPI Acc No: 1999-577228/ 199949

XRPX Acc No: N99-426385

Projection pattern structure of photovoltaic cell - has projection area  
in semiconductor junction layer which is made specific times more than  
opposing projected area of substrate

Patent Assignee: CANON KK (CANO )

Inventor: SHIOZAKI A

Number of Countries: 002 Number of Patents: 003

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11251610	A	19990917	JP 99321	A	19990105	199949 B
US 6222117	B1	20010424	US 98221870	A	19981229	200125
US 6506622	B1	20030114	US 98221870	A	19981229	200313
			US 2000704805	A	20001103	

Priority Applications (No Type Date): JP 9856 A 19980105

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 11251610	A		15	H01L-031/04	
US 6222117	B1			H01L-031/0236	
US 6506622	B1			H01L-021/00	Div ex application US 98221870 Div ex patent US 6222117

Abstract (Basic): JP 11251610 A

NOVELTY - The substrate (101) and semiconductor layers (105-107)  
are bonded with specific roughness at junction layers. Projecting area  
of junction layers with projection height more than central value of  
layers is made larger than the opposing projected area of substrate by  
10% or more. DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also  
included for photovoltaic cell manufacturing method.

USE - For photovoltaic cell, solar battery, sensor.

ADVANTAGE - Photovoltaic cell with high conversion efficiency can  
be obtained due to the projection area relation between junction layer  
and substrate. DESCRIPTION OF DRAWING(S) - The figure shows schematic  
model sectional view of photovoltaic cell. (101) Substrate; (105- 107)  
Semiconductor layers.

Dwg.1/4

Title Terms: PROJECT; PATTERN; STRUCTURE; PHOTOVOLTAIC; CELL; PROJECT; AREA  
; SEMICONDUCTOR; JUNCTION; LAYER; MADE; SPECIFIC; TIME; MORE; OPPOSED;  
PROJECT; AREA; SUBSTRATE

Derwent Class: U11; U12; X15

International Patent Class (Main): H01L-021/00; H01L-031/0236; H01L-031/04

International Patent Class (Additional): H01L-031/0232; H01L-031/06

File Segment: EPI

Manual Codes (EPI/S-X): U11-C01J8A; U12-A02A4B; X15-A02A

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-251610

(43) 公開日 平成11年(1999) 9月17日

(51) Int.Cl.<sup>9</sup>  
H 0 1 L 31/04

識別記号

F I  
H 0 1 L 31/04

M

審査請求 未請求 請求項の数38 O L (全 15 頁)

(21) 出願番号 特願平11-321

(22) 出願日 平成11年(1999) 1月5日

(31) 優先権主張番号 特願平10-56

(32) 優先日 平10(1998) 1月5日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 塩崎 篤志

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

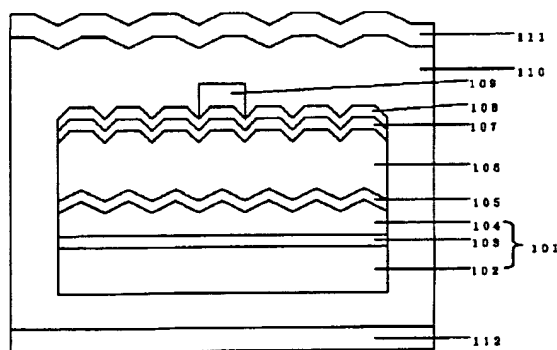
(74) 代理人 弁理士 渡辺 敬介 (外1名)

(54) 【発明の名称】 光起電力素子、光起電力素子の製造方法、建材一体型光起電力素子及び発電装置

(57) 【要約】

【課題】 薄い半導体層でも多くの電流を発生させることができ、光電変換効率が高く、低温で安価に製造できる光起電力素子、その製造方法、建材一体型光起電力素子及び発電装置を提供する。

【解決手段】 基板101上に半導体層105、106、107を堆積してなる光起電力素子において、半導体接合層表面の凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が、基板表面の凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合よりも大きい。



## 【特許請求の範囲】

【請求項1】 少なくとも基板上に半導体接合層を有する光起電力素子において、前記基板及び半導体接合層は表面に凹凸を有し、それぞれの表面の最高点と最低点の平均をそれぞれの中心値とし、それぞれの表面を前記基板に垂直な方向に投影した時に、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも大きいことを特徴とする光起電力素子。

【請求項2】 前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも10%以上大きいことを特徴とする請求項1記載の光起電力素子。

【請求項3】 前記半導体接合層がn型又はp型の第1の半導体層と、弱いn型もしくは弱いp型又はi型の第2の半導体層と、第1の半導体層とは異なる導電型のp型又はn型の第3の半導体層と、からなることを特徴とする請求項1又は2に記載の光起電力素子。

【請求項4】 前記i型半導体層が微結晶半導体からなることを特徴とする請求項3記載の光起電力素子。

【請求項5】 前記基板が第1の電極層を含み、前記半導体接合層上に第2の電極層を有することを特徴とする請求項1乃至4に記載の光起電力素子。

【請求項6】 前記基板の表面の、平均高さが100～150nm、中心線平均粗さRaが100～200nm、前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合が40～80%であることを特徴とする請求項1乃至5に記載の光起電力素子。

【請求項7】 前記基板の表面が、ステンレス鋼、銀、鉄、ニッケル、アルミニウムから選ばれる少なくとも1種を含有することを特徴とする請求項1乃至6に記載の光起電力素子。

【請求項8】 前記基板の表面に、酸化亜鉛、酸化錫、酸化インジウム、酸化チタンから選ばれる少なくとも1種からなる透明導電層を有することを特徴とする請求項1乃至7に記載の光起電力素子。

【請求項9】 前記透明導電層が、スパッタリング法又は電解溶液からの電気析出法により形成されることを特徴とする請求項8記載の光起電力素子。

【請求項10】 前記基板の表面に、ドライエッチング法又はウェットエッチング法により凹凸が形成されていることを特徴とする請求項1乃至9に記載の光起電力素子。

【請求項11】 前記半導体接合層の少なくとも一部が、基板温度を150～300℃、圧力を0.02～

0.5torrの条件下で、原料ガスとしてSiH<sub>4</sub>をH<sub>2</sub>で5%以下に希釈したものを供給し、周波数50～550MHzの高周波電力を0.05～1.0W/cm<sup>3</sup>の電力密度で供給するプラズマCVD法により作製されていることを特徴とする請求項1乃至10に記載の光起電力素子。

【請求項12】 前記半導体接合層の少なくとも一部が、シリコンを主成分とし、水素原子を含有し、X線回折により(220)面のピークを示す結晶相を含んでいることを特徴とする請求項1乃至11に記載の光起電力素子。

【請求項13】 前記半導体接合層の少なくとも一部がシリコンを主成分とし、水素を含有し、514.5nmのレーザー光を用いたラマン分光法により510～530cm<sup>-1</sup>にピークを示す結晶相を含んでいることを特徴とする請求項1乃至12に記載の光起電力素子。

【請求項14】 前記半導体接合層がn型又はp型の第1の半導体層と、弱いn型もしくは弱いp型又はi型の第2の半導体層と、第1の半導体層とは異なる導電型のp型又はn型の第3の半導体層と、からなる半導体接合を2組以上有することを特徴とする請求項1乃至13に記載の光起電力素子。

【請求項15】 AM1.5(100mW/cm<sup>2</sup>)の太陽光下での短絡電流を第2の半導体層の膜厚で割った値が20mA/cm<sup>2</sup>/μm以上であることを特徴とする請求項3又は14に記載の光起電力素子。

【請求項16】 前記i型半導体層のうち少なくとも一層が微結晶半導体からなることを特徴とする請求項14記載の光起電力素子。

【請求項17】 基板上に半導体接合層を堆積する工程を少なくとも有する光起電力素子の製造方法において、前記基板及び半導体接合層の表面に凹凸を形成し、それぞれの表面の最高点と最低点の平均をそれぞれの中心値とし、それぞれの表面を前記基板に垂直な方向に投影した時に、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも大きくすることを特徴とする光起電力素子の製造方法。

【請求項18】 前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合を、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも10%以上大きくすることを特徴とする請求項17記載の光起電力素子の製造方法。

【請求項19】 前記半導体接合層をn型又はp型の第1の半導体層と、弱いn型もしくは弱いp型又はi型の第2の半導体層と、第1の半導体層とは異なる導電型の

p型又はn型の第3の半導体層と、から形成することを特徴とする請求項17又は18に記載の光起電力素子の製造方法。

【請求項20】 前記i型半導体層が微結晶半導体を含むように形成することを特徴とする請求項19記載の光起電力素子の製造方法。

【請求項21】 前記基板が第1の電極層を含ませ、前記半導体接合層上に第2の電極層を有することを特徴とする請求項17乃至20に記載の光起電力素子の製造方法。

【請求項22】 前記基板の表面の、平均高さを100～150nm、中心線平均粗さRaを100～200nm、前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合が40～80%とすることを特徴とする請求項17乃至21に記載の光起電力素子の製造方法。

【請求項23】 前記基板としてその表面が、ステンレス鋼、銀、鉄、ニッケル、アルミニウムから選ばれる少なくとも1種を含む基板を用いることを特徴とする請求項17乃至22に記載の光起電力素子の製造方法。

【請求項24】 前記基板の表面に、酸化亜鉛、酸化錫、酸化インジウム、酸化チタンから選ばれる少なくとも1種からなる透明導電層を形成することを特徴とする請求項17乃至23に記載の光起電力素子の製造方法。

【請求項25】 前記透明導電層をスパッタリング法又は電解溶液からの電気析出法により形成することを特徴とする請求項24記載の光起電力素子の製造方法。

【請求項26】 前記基板の表面にドライエッチング法又はウェットエッチング法により凹凸を形成することを特徴とする請求項17乃至25に記載の光起電力素子の製造方法。

【請求項27】 前記半導体接合層の少なくとも一部を、基板温度150～300℃、圧力0.02～0.5torrの条件下で、原料ガスとしてSiH<sub>4</sub>をH<sub>2</sub>で5%以下に希釈したものを供給し、周波数50～550MHzの高周波電力を0.05～1.0W/cm<sup>3</sup>の電力密度で供給するプラズマCVD法により作製することを特徴とする請求項17乃至26に記載の光起電力素子の製造方法。

【請求項28】 前記高周波電力を電極間距離50mm以下で前記基板に対向する電極から供給することを特徴とする請求項27記載の光起電力素子の製造方法。

【請求項29】 前記半導体接合層の少なくとも一部がシリコンを主成分とし、水素を含むし、514.5nmのレーザー光を用いたラマン分光法により510～530cm<sup>-1</sup>にピークを示す結晶相を含むようにすることを特徴とする請求項17乃至28に記載の光起電力素子の製造方法。

【請求項30】 前記半導体接合層をn型又はp型の第1の半導体層と、弱いn型もしくは弱いp型又はi型の

第2の半導体層と、第1の半導体層とは異なる導電型のp型又はn型の第3の半導体層と、からなる半導体接合を2組以上有することを特徴とする請求項17乃至29に記載の光起電力素子の製造方法。

【請求項31】 AM1.5(100mW/cm<sup>2</sup>)の太陽光下での短絡電流を第2の半導体層の膜厚で割った値が20mA/cm<sup>2</sup>/μm以上になるようにすることを特徴とする請求項19又は30に記載の光起電力素子の製造方法。

【請求項32】 前記i型半導体層のうち少なくとも一層が微結晶半導体を含むように形成することを特徴とする請求項30記載の光起電力素子の製造方法。

【請求項33】 少なくとも基板上に半導体接合層を有する光起電力素子と裏面補強材とこれらを一体的に封止する封止材とを有する建材一体型光起電力素子であって、前記基板及び半導体接合層は表面に凹凸を有し、それぞれの表面の最高点と最低点の平均をそれぞれの中心値とし、それぞれの表面を前記基板に垂直な方向に投影した時に、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも大きいことを特徴とする建材一体型光起電力素子。

【請求項34】 少なくとも基板上に半導体接合層を有する光起電力素子と、該光起電力素子で発電された電力を所定の電力に変換する手段とを有する発電装置であって、前記基板及び半導体接合層は表面に凹凸を有し、それぞれの表面の最高点と最低点の平均をそれぞれの中心値とし、それぞれの表面を前記基板に垂直な方向に投影した時に、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも大きい光起電力素子と、光起電力素子の電力が入力される電力変換装置と、光起電力素子の出力電圧・電流を検出する検出手段と、該検出手段が入力される出力設定手段と、該出力設定手段に入力された信号に基づいて、上記電力変換装置を制御する制御回路と、を備えていることを特徴とする発電装置。

【請求項35】 前記光起電力素子が複数直列又は並列に接続されていることを特徴とする請求項34記載の発電装置。

【請求項36】 前記電力変換装置が、自己消弧型スイッチング素子を用いたDC/DCコンバータ、自励式DC/ACインバータのいずれかからなることを特徴とする請求項34又は35に記載の発電装置。

【請求項37】 前記出力設定手段が、前記検出手段の検出信号に基づいて演算を行い、出力電圧設定値を決定し、前記光起電力素子の出力電圧が設定値となるように

制御することを特徴とする請求項34乃至36に記載の発電装置。

【請求項38】 前記制御回路が、瞬時値電流比較又は正弦波／三角波比較方式によりゲートパルスを発生するゲート駆動回路であることを特徴とする請求項34乃至37に記載の発電装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光から電気への変換効率が高く、屋外で長期間使用しても変換効率の経年変化が少ない太陽電池、センサーなどの光起電力素子、その製造方法、建材一体型光起電力素子及び発電装置に関する。

【0002】

【従来の技術】電気機器の独立電源や、系統電力の代替エネルギー源として、既に様々な光起電力素子が利用されている。しかしながら、特に系統電力の代替とするには発電量当りの価格が依然として高い。そこで、現在盛んに研究や開発がなされている。

【0003】例えば、光起電力素子の材料に関する技術としては、単結晶や多結晶のシリコンからなる結晶材料、アモルファスシリコン(a-Si)、微結晶シリコン( $\mu$ c-Si)、化合物半導体を用いたいわゆる薄膜材料などについて研究されている。

【0004】微結晶シリコンを用いた太陽電池に関しては、Mat. Res. Soc. Symp. Proc. Vol. 420, p. 3, 1996, J. Meier, H. Keppner, A. Shah. et. alにおいて、VHF(70MHz)を用いたプラズマCVD法により光電変換効率7.7%が得られ、該太陽電池は光劣化がまったく見られないことが報告されている。さらに、上記文献によれば非晶質シリコンと微結晶シリコンとの積層型太陽電池を作製することによって、初期光電変換効率13.1%が得られている。

【0005】また、1997年の応用物理学会春季予稿集第2分冊p. 764、記事30p-B-4では、多結晶シリコンの表面を凹凸の形状にする技術が報告されている。

【0006】さらに、米国特許第4,419,533号明細書では、半導体接合層の裏面の金属の反射層を凹凸に作製し、さらにこの反射層の元素が半導体接合層に拡散しないように酸化亜鉛などのバリア層を設ける技術が開示されている。

【0007】そして、特開平5-218469号公報には、金属の反射層を平坦に作製し、バリア層の表面を水溶液によりエッチングして凹凸を作製し、光を閉じ込める技術が開示されている。

【0008】このように変換効率を向上させる技術が研究されている一方、薄膜半導体接合層を安価に製造するための技術として、ステンレス鋼のロール状の基板上に

半導体接合層を連続的に作製(Roll-to-Roll方式)し、その際堆積速度が早くなるマイクロ波を用いた製造技術も報告されている。

【0009】光起電力素子を利用する上で最も重要なことは、使用する材料の量、作製にかかる費用、設置面積、外観などを総合したものが、得られる発電量に見合ったものであるかどうかである。必ずしも、光から電気への変換効率だけが、最も重要というわけではない。これが、変換効率の高い結晶系光起電力素子に対して変換効率はやや劣るが圧倒的に低価格で作製可能な薄膜系の光起電力素子が注目を浴びている理由である。

【0010】

【発明が解決しようとする課題】このように、光起電力素子に求められている課題はトータルの電力コスト(コスト/W)をいかに安くするかである。その点、薄膜系の非晶質シリコン光起電力素子は、他の光起電力素子よりも安く製造することができる。さらに、上記のRoll-to-Roll方式を用いることで、飛躍的にコストダウンを図ることができる。

【0011】しかし、a-Si、a-SiGeに代表される非晶質シリコン系半導体材料には、太陽光相当の光を長時間照射すると光電変換効率などが低下する(光劣化する)現象があり、問題となっている。光劣化現象を抑制する試みとしてa-Si/a-SiGe/a-SiGe、a-Si/a-Si/a-SiGe、a-SiC/a-SiGe/a-SiGeなどの積層構造の光起電力素子が提案されているが、結晶シリコン光起電力素子と比較するとまだ不十分である。さらに、a-SiGeの層を形成する際に、高価なゲルマン( $\text{GeH}_4$ )ガスを使用するため、コストダウンを図ることが容易ではない。

【0012】このような光劣化現象を抑制する試みとして、微結晶シリコン系材料を用いた光起電力素子が検討されている。この光起電力素子は、光劣化は全く見られないが、膜厚が3.6 $\mu\text{m}$ で、短絡電流が25.4mA/cm<sup>2</sup>、光電変換効率が7.7%と依然として低い。さらにはa-Si/ $\mu$ c-Si型の積層型太陽電池において初期光電変換効率は13.1%が得られているが、光入射側のa-Si層の光劣化が大きく問題である。さらに、 $\mu$ c-Si層の膜厚が3.6 $\mu\text{m}$ と厚い上に堆積速度が1.2Å/secと遅いため、層形成時間が8時間程度必要となり、産業的に実用レベルではないという問題があった。

【0013】また、1997年の応用物理学界春季予稿集第2分冊p. 764、記事30p-B-4の多結晶シリコンの表面を凹凸の形状にする技術等では、5 $\mu\text{m}$ もの膜厚が必要で、作製温度が高く、使用できる基板の材質が制限されるという問題もある。

【0014】そこで本発明は、薄い半導体接合層でも多くの電流を発生させることができ、光電変換効率が高

く、低温で安価に製造でき、かつ長期間の使用においても変換効率をほぼ一定に維持させることができる総合的に優れた光起電力素子、その製造方法、建材一体型光起電力素子及び発電装置を提供することを目的とする。

【0015】

【課題を解決するための手段】本発明は、少なくとも基板上に半導体接合層を有する光起電力素子において、前記基板及び半導体接合層は表面に凹凸を有し、それぞれの表面の最高点と最低点の平均をそれぞれの中心値とし、それぞれの表面を前記基板に垂直な方向に投影した時に、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも大きいことを特徴とする光起電力素子を提供する。

【0016】また、本発明は、基板上に半導体接合層を堆積する工程を少なくとも有する光起電力素子の製造方法において、前記基板及び半導体接合層の表面に凹凸を形成し、それぞれの表面の最高点と最低点の平均をそれぞれの中心値とし、それぞれの表面を前記基板に垂直な方向に投影した時に、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも大きくすることを特徴とする光起電力素子の製造方法を提供する。

【0017】さらに、本発明は、少なくとも基板上に半導体接合層を有する光起電力素子と裏面補強材とこれらを一体的に封止する封止材とを有する建材一体型光起電力素子であって、前記基板及び半導体接合層は表面に凹凸を有し、それぞれの表面の最高点と最低点の平均をそれぞれの中心値とし、それぞれの表面を前記基板に垂直な方向に投影した時に、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも大きいことを特徴とする建材一体型光起電力素子を提供する。

【0018】加えて、本発明は、少なくとも基板上に半導体接合層を有する光起電力素子と、該光起電力素子で発電された電力を所定の電力に変換する手段とを有する発電装置であって、前記基板及び半導体接合層は表面に凹凸を有し、それぞれの表面の最高点と最低点の平均をそれぞれの中心値とし、それぞれの表面を前記基板に垂直な方向に投影した時に、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも大きい光起電

力素子と、光起電力素子の電力が入力される電力変換装置と、光起電力素子の出力電圧・電流を検出する検出手段と、該検出手段が入力される出力設定手段と、該出力設定手段に入力された信号に基づいて、上記電力変換装置を制御する制御回路と、を備えていることを特徴とする発電装置を提供する。

【0019】

【発明の実施の形態】上記のように、本発明は、新規な光起電力素子、その製造方法、建材一体型光起電力素子、及び発電装置に係るものであり、以下に本発明の構成及び作用をさらに説明する。

【0020】本発明において、基板や半導体接合層の高さを測定したり、最高点や最低点を求めるためには、以下の方法を用いる。

【0021】即ち、原子間力顕微鏡を用いて、 $5\mu\text{m} \times 5\mu\text{m}$ の領域で $300 \times 300$ ポイントの測定を行なう。具体的には、上記高さは原子間力顕微鏡の試料台からの高さとして算出される。それにより、最高点、最低点が定まり、それらの高さの中心値（最高点の高さと最低点の高さの平均値）が定まる。

【0022】こうして求められた中心値以上の高さを有する測定点の数を測定点全体の数（ $300 \times 300$ ）で割った値が、本発明でいうところの、中心値以上の高さを有する領域の投影面積の基板表面（又は半導体接合層表面全体）の投影面積に対する割合となる。

【0023】なお、便宜上、本明細書において、「基板及び半導体接合層は表面に凹凸を有し、それぞれの表面の最高点と最低点の平均をそれぞれの中心値とし、それぞれの表面を前記基板に垂直な方向に投影した時に、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも大きい」という表現に代えて、「半導体接合層表面の凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が、基板表面の凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合よりも大きい」という表現を用いることがあるが、これらは同義である。

【0024】上記本発明において、前記半導体接合層表面の前記中心値以上の高さを有する領域の投影面積の該半導体接合層表面全体の投影面積に対する割合が、前記基板表面の前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合よりも10%以上大きいことが好ましい。

【0025】また、前記半導体接合層がn型又はp型の第1の半導体層と、弱いn型もしくは弱いp型又はi型の第2の半導体層と、第1の半導体層とは異なる導電型のp型又はn型の第3の半導体層と、からなることが好ましい。ここで、前記i型半導体層が微結晶半導体から

なることが好ましい。

【0026】また、前記基板が第1の電極層を含み、前記半導体接合層上に第2の電極層を有することが好ましい。

【0027】さらに、前記基板の表面の、平均高さが100～150nm、中心線平均粗さRaが100～200nm、前記中心値以上の高さを有する領域の投影面積の該基板表面全体の投影面積に対する割合が40～80%であることが好ましい。

【0028】また、前記基板の表面が、ステンレス鋼、銀、鉄、ニッケル、アルミニウムから選ばれる少なくとも1種を含有することが好ましい。

【0029】さらに、前記基板の表面に、酸化亜鉛、酸化錫、酸化インジウム、酸化チタンから選ばれる少なくとも1種からなる透明導電層を有することが好ましい。

【0030】また、前記透明導電層が、スパッタリング法又は電解溶液からの電気析出法により形成されることが好ましい。

【0031】さらに、前記基板の表面に、ドライエッチング法又はウェットエッチング法により凹凸が形成されていることが好ましい。

【0032】また、前記半導体接合層の少なくとも一部が、基板温度150～300℃、圧力0.02～0.5torrの条件下で、原料ガスとしてSiH<sub>4</sub>をH<sub>2</sub>で5%以下に希釈したものを供給し、周波数50～550MHzの高周波電力を0.05～1.0W/cm<sup>3</sup>の電力密度で供給するプラズマCVD法により作製されていることが好ましい。

【0033】さらに、前記半導体接合層の少なくとも一部が、シリコンを主成分とし、水素原子を含有し、X線回折により(220)面のピークを示す結晶相を含んでいることが好ましい。

【0034】また、前記半導体接合層の少なくとも一部がシリコンを主成分とし、水素を含有し、514.5nmのレーザー光を用いたラマン分光法により510～530cm<sup>-1</sup>にピークを示す結晶相を含んでいることが好ましい。

【0035】さらに、前記半導体接合層がn型又はp型の第1の半導体層と、弱いn型もしくは弱いp型又はi型の第2の半導体層と、第1の半導体層とは異なる導電型のp型又はn型の第3の半導体層と、からなる半導体接合を2組以上有することが好ましい。その際、前記i型半導体層のうち少なくとも一層が微結晶半導体からなることが好ましい。また、半導体接合を2組以上有する場合、いずれかの半導体接合の表面において本発明の構成要件が満たされていればよい。

【0036】また、AM1.5(100mW/cm<sup>2</sup>)の太陽光下での短絡電流を前記第2の半導体層の膜厚で割った値が20mA/cm<sup>2</sup>/μm以上であることが好ましい。

【0037】さらに、本発明の製造方法においては、前記高周波電力を電極間距離50mm以下で前記基板に対向する電極から供給することが好ましい。

【0038】また、本発明の発電装置においては、前記光起電力素子が複数直列又は並列に接続されていることが好ましい。

【0039】さらに、前記電力変換装置が、自己消弧型スイッチング素子を用いたDC/DCコンバータ、自励式DC/ACインバータのいずれかからなることが好ましい。

【0040】また、前記出力設定手段が、前記検出手段の検出信号に基づいて演算を行い、出力電圧設定値を決定し、前記光起電力素子の出力電圧が設定値となるように制御することが好ましい。

【0041】さらに、前記制御回路が、瞬時値電流比較又は正弦波/三角波比較方式によりゲートパルスを発生するゲート駆動回路であることが好ましい。

【0042】本発明者等は、如何にして光電変換効率が高く、光劣化が少なく、信頼性があり、作製が容易である光起電力素子を開発すべきか鋭意研究してきた結果、下記の発明を見出したものである。

【0043】まず、表面が凹凸の基板を使用する。この基板はそれ自体が電極を兼ねてもよく、表面に電極層を設けてもよい。また、半導体層で吸収されなかった光を反射する反射層や透明導電層を設けてもよい。また、基板側から光を照射する構成であってもよい。

【0044】次に、SiH<sub>4</sub>にドーピングガスとしてPH<sub>3</sub>やBF<sub>3</sub>などを添加した原料ガスを使用して、プラズマCVD法により、基板上にn型またはp型の導電型の第1の半導体層を約20nmの厚さに形成する。第1の半導体層は、作製条件によってはアモルファスにもなるが、後述する第2の半導体層と同様の作製条件で微結晶化させてもよい。

【0045】さらに、基板温度を150～300℃の範囲に保ち、かつ圧力を0.02～0.5torrの範囲に保って、原料ガスとしてSiH<sub>4</sub>/(H<sub>2</sub>+SiH<sub>4</sub>)を5%以下で供給し、周波数が50～550MHzの高周波電力を0.05～1.0W/cm<sup>3</sup>の電力密度で供給して、電極間距離を50mm以下とした条件で、プラズマCVD法により、第1の半導体層上に弱いn型もしくは弱いp型、またはi型の微結晶化した第2の半導体層を500～3000nmの厚さに形成する。このとき、微妙な価電子制御を行うため、わずかにドーピングガスを添加してもよい。

【0046】さらに、SiH<sub>4</sub>にドーピングガスとしてBF<sub>3</sub>やPH<sub>3</sub>などを添加した原料ガスを使用して、プラズマCVD法により、第2の半導体層の上に第1の半導体層とは異なる導電型のp型またはn型の第3の半導体層を約10nmの厚さに形成する。第3の半導体層の作製条件は、アモルファスとなる条件でも微結晶化する条

件でもよい。

【0047】以上のように作製することにより、本発明者等は、第2の半導体層の結晶成長の影響により、半導体接合層表面の凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が、基板表面の凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合より大きくなり、良好な変換効率を得ることができるのを見出した。

【0048】この半導体接合層をX線回折により分析した結果、(220)面のピークが認められ、結晶相を確認することができたが、ピークから結晶粒径を算出した場合に、必ずしも光電変換効率が大きい方が結晶粒径が大きいというわけではなかった。また、514.5nmのレーザ光によるラマン分光の結果からも約520cm<sup>-1</sup>にピークが認められ、結晶相を確認することができたが、必ずしも、ピークの大きさが大きい程あるいは結晶の体積率が大きい程、変換効率が良いというわけでもなかった。

【0049】また、本発明者らが検討した範囲では、平坦な表面の基板上に作製した半導体接合層や、上記以外の条件により作製した半導体接合層でも結晶相を含む場合もあるが、表面形状の凹凸の中心値以上の割合が増加していなかったり、反対に減少している場合もあった。これらの場合には、例外なく良好な変換効率は得られなかった。なお、半導体接合層の表面形状は、基板表面の形状と性質、及び第1と第2の半導体層の性質で支配的に左右され、第3の半導体層は薄いために表面形状に与える影響は小さい。

【0050】以下に、本発明の好適な実施態様について詳述するが、本発明の趣旨に合致するかぎり、これらに限定されるものではない。

【0051】図1は、本発明の光起電力素子の一例の断面構造を示す模式的な概略断面図である。図1に示すように、基板101は、本例では、ステンレス鋼板からなる支持基体102にアルミニウムからなる反射層103を設け、その上にスパッタリング法や電解溶液からの電気析出法などにより、酸化亜鉛からなる透明導電層104を堆積している。透明導電層104の表面の凹凸は100nm～500nmの大きさであった方が、光を散乱することができるので、光電変換効率が向上する。この透明導電層104の作製条件を制御することにより凹凸を形成してもよく、また平坦な表面をウェットエッチングすることにより凹凸を大きく形成してもよい。

【0052】図2は、本発明の半導体接合層を作製するために好適な装置の一例を示す模式的な概略断面図である。以下、図1、図2を用いて本発明の半導体接合層の好適な作製例について説明する。まず、図2に示すように、送り出し室201、成膜室202、203、204、回収室205からなる真空装置内(具体的には送り出し室201内)に、基板206を設置する。次に、送

り出し室201から成膜室202、203、204および回収室205までがゲートバルブ227～230で仕切られている状態で、不図示の真空ポンプにより所定の圧力まで排気する。

【0053】続いて、送り出し室201と第1の半導体層の成膜室202との間のゲートバルブ227を開け、基板206を基板ホルダー兼電極210の下に搬送し、基板ホルダー兼電極210を下降させて基板206に接触させ基板206を保持する。この基板206をヒータ207によって加熱し、所定の温度に保持する。

【0054】次に、送り出し室201と成膜室202との間のゲートバルブ227を閉め、ガス供給管216から材料ガスとしてシラン、ホスフィン、水素を供給し、不図示の排気バルブの開度を調整して、所定の圧力に調整する。この状態で、対向電極213に所定の高周波電力を所定時間だけ供給し、n型の第1の半導体層105(図1参照)を作製する。

【0055】材料ガスを一度排気した後、第1の半導体層の成膜室202と第2の半導体層の成膜室203との間のゲートバルブ228を開け、基板206を基板ホルダー兼電極211の下に搬送し、基板ホルダー兼電極211を下降させて基板206を保持する。この基板206をヒータ208によって加熱し、所定の温度に保持する。ガス供給管217から材料ガスとしてシラン、水素を供給して所定の圧力に達した後、対向電極214に所定の高周波電力を所定時間だけ供給し、i型の第2の半導体層106(図1参照)を作製する。

【0056】同様に基板206を移動して、第3の半導体層の成膜室204で基板ホルダー兼電極212で基板206を保持し、ヒータ208で基板206を加熱しガス供給管218から材料ガスとして弗化ボロン、シランを供給した状態で対向電極215に電力を供給しp型の第3の半導体層107(図1参照)を作製し、半導体接合層を形成する。なお、図2中219～226はガス供給ラインである。さらに、別の真空装置において、第3の半導体層の上に酸化インジウム等の反射防止層を兼ねた第2の電極層108を作製する。

【0057】このとき、半導体接合層の表面形状の凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が、基板101の表面形状に対して第2の半導体層106の表面形状の方が大きくなる。第3の半導体層107や第2の電極層108の表面形状はその膜厚が薄いため、ほとんど第2の半導体層106の表面形状を保っている。

【0058】この上に櫛型の集電電極109を設け、不図示の取り出し電極を取り付け、裏面補強材112としての鋼板と表面フィルム111としてのフッ化物重合体薄膜とを熱可塑性透明有機樹脂からなる封止部材110により接着し、これらを保護部材として光起電力素子を完成する。

【0059】このようにして製造される本発明の光起電力素子は、短絡電流が多く、光電変換効率が向上する。また、長時間にわたり特性の変化が少なく、信頼性も大幅に改善されるものである。

【0060】以下に、本発明の各構成要素について個別に説明する。

【0061】(基板) 基板101は、半導体接合層から電力を取り出すための一方の第1の電極を含んでおり、単体の材料からなっている、あるいは複数の材料からなっているもよい。支持基体102には、例えば、金属、合金、これらの積層品、カーボンシート、樹脂フィルムなどを使用することができる。これらはロール状に加工することができるため、連続作製に好適である。

【0062】用途によっては、支持基体102として、例えば、シリコン等の結晶基板、ガラス板、セラミックス板などを使用することも可能である。また、支持基体102としてガラス等の透明基板を用い、基板側から光を入射することも可能である。さらに、支持基体102としてフェライト系ステンレス鋼(SUS430)のような磁性体を用いると、磁石を内蔵したローラで位置を正確に制御しつつ支持基体102を搬送することも可能である。

【0063】支持基体102の表面には研磨や洗浄を施してもよいが、そのまま用いてもよい。また、支持基体102として、圧延時のローラによるガル仕上げのステンレス鋼のように、表面に凹凸を有するものも使用することも可能である。さらに、ニッケルやアルミニウムなどを表面処理することにより凹凸を設けた鋼板等も、使用することが可能である。

【0064】反射層103は、支持基体102として反射率の高いものを用いる場合には改めて設ける必要はない。支持基体102が絶縁性の場合には、反射層が電極層を兼ねていてもよい。支持基体102としてステンレス鋼やカーボンシートなどを使用する場合には、スパッタリング等により、その表面にアルミニウムや銀などを形成する方がよい。反射層103の作製温度を高くし、堆積速度を遅くし、膜厚を厚くすることで、表面を凹凸に形成してもよいし、堆積後にエッチング等を施して凹凸を形成してもよい。支持基体側から光を入射する場合には、反射層は半導体接合層の表面側に設ける方がよい。

【0065】透明導電層104は、必ずしも必要というわけではないが、例えば、スパッタリング法、真空蒸着法、化学的気相成長法、イオンプレーティング法、イオンビーム法、イオンビームスパッタ法などにより作製することができる。また、硝酸基、酢酸基、アンモニア基などと金属イオンからなる水溶液中からの電気析出法や、浸漬法によっても、透明導電層104を作製することができる。

【0066】透明導電層104は、反射層103まで光

を透過させるため、透明度が高いことが望ましい。さらに、半導体接合層の欠陥を通じて流れる電流を抑制するため、適度の抵抗を持つことが望ましい。透明導電層104の材料としては、例えば、酸化亜鉛、酸化インジウム、酸化錫、酸化インジウム錫(ITO)、酸化チタンまたはこれらを含むものを好適に用いることができる。透明導電層104の作製条件を制御することにより、表面に数100nmの大きさの凹凸を作製することができるが、平坦な層を作製した後に酢酸水溶液等でウェットエッチングして凹凸を形成してもよい。スパッタリングによって透明導電層104を作製する場合は、基板温度を高くし、堆積速度を遅くし、層厚を厚くすることで凹凸を大きくすることができる。また、水溶液からの電気析出法により作製する場合は、金属イオン濃度を濃くし、層厚を厚くすることで、凹凸を大きくすることができる。

【0067】いずれの材料や作製方法を使用しても、基板101の表面形状を、平均高さが100~500nm、中心線平均粗さRaが10~200nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が40~80%とすることが、半導体接合層の形状と相俟って、入射光を散乱し有効に利用するために望ましい。

【0068】(半導体接合層) 半導体層105、106、107の積層構成は、例えば、nip構成、pin構成、 $n^+n^-p^+$ 構成、 $n^+p^-p^+$ 構成、 $p^+p^-n^+$ 構成、 $p^+n^-n^+$ 構成などが可能である。n型やp型のドーピングガスとしての $PH_3$ や $BH_3$ は、シリコンの原子数に対して0.1~10%で供給することが好ましく、第2の半導体層のわずかの価電子制御には0.1~10ppmで供給することが好ましい。半導体接合層には、酸素や炭素、窒素、フッ素などが微量含まれていてもよい。

【0069】また、図3に示すように、半導体接合層の数を2組以上にしてもよい。図3において、301は基板、302は支持基体、303は反射層、304は透明導電層、305は1組目の第1の半導体層、306は1組目の第2の半導体層、307は1組目の第3の半導体層、308は第2の電極層、309は集電電極、310は封止部材、311は表面フィルム、312は裏面補強材、315は2組目の第1の半導体層、316は2組目の第2の半導体層、317は2組目の第3の半導体層である。

【0070】さらに、作製装置についても、図2のような装置以外に1つの真空槽でガスを置換して半導体接合層を作製してもよいし、ロールツーロール方式の装置で連続して半導体接合層を作製してもよい。

【0071】なお第1の半導体層の厚さは1~50nmが好ましく、第2の半導体層の厚さは500~3000nmが好ましく、第3の半導体層の厚さは1~50nm

が好ましい。

【0072】(第2の電極層)第2の電極層108は、上記の半導体層から電力を取り出すための基板とは反対側の第2の電極であり、低抵抗であることが望ましい。第2の電極層108は、例えば、酸化インジウム、酸化錫、酸化チタン、酸化亜鉛、その混合物(例えば、インジウム錫酸化物(ITO))などからなることが好ましい。第2の電極層108は、抵抗加熱、電子ビームによる真空蒸着法、スパッタリング法、CVD法、スプレー法、浸漬法などにより作製することができる。

【0073】また、第2の電極層108側から光を入射する場合には、良好な反射防止効果を得るために、膜厚は、主に反射を防止したい光の波長に比べて、第2の電極層108の屈折率の4倍分の1程度であることが好ましい。例えば、第2の電極層の屈折率が2.0で最も透過したい波長が500nmとすると、膜厚は、約63nm程度( $500 \times (1/2.0 \times 4)$ )であることが好ましい。また、第2の電極層108は、屈折率の異なる材料を積層して構成してもよい。

【0074】上記の実施形態においては、第1の電極層、半導体接合層及び第2の電極層の一体構成によって、光起電力素子を構成しているが、本発明は上記の構成に限定されるものではない。

【0075】(集電電極)第2の電極層108の上には、電流を効率よく集電するために、格子状の集電電極109を設けてもよい。集電電極109の形成方法としては、例えば、マスクパターンを用いてスパッタリング法、抵抗加熱法、CVD法等により形成する方法、全面に金属膜を蒸着した後に不必要な部分をエッチングで取り除きパターニングする方法、光CVDにより直接グリッド電極パターンを形成する方法、グリッド電極パターンのネガパターンのマスクを形成した後にメッキにより形成する方法、導電性ペーストを印刷する方法、カーボンペーストを塗布した銅ワイヤーを熱圧着する方法などを利用することができる。なお、必要に応じて、起電力を取り出すために出力端子が、基板101と集電電極109とに取り付けられる。

【0076】(封止部材)封止部材110は、光起電力素子を温度変化、湿度、衝撃などの外部環境から守り、かつ表面フィルム111、裏面補強材112と電極層108、基板101とを接着する。したがって、封止部材110は、耐候性、接着性、充填性、耐熱性、耐寒性、耐衝撃性などの要求を満たす樹脂であることが好ましい。これらの要求を満たす樹脂としては、例えば、ポリオレフィン系樹脂、ウレタン樹脂、シリコーン樹脂、フッ素樹脂などが挙げられる。また、有機過酸化物を封止部材110として併用し、真空下で加圧加熱しながら架橋および熱圧着を行うことが可能である。また、架橋助剤、紫外線吸収剤、光安定化剤、酸化防止剤、シランカップリング剤、有機チタネート化合物などを封止部材1

10に添加することで、様々な特性を改善することが可能である。

【0077】一方、半導体層に到達する光量の減少をなるべく抑えるために、封止部材110は透明でなくてはならず、具体的にはその光透過率が400nm以上800nm以下の可視光波長領域において80%以上であることが望ましく、90%以上であることがより望ましい。また、大気からの光の入射を容易にするために、摂氏25度における封止部材110の屈折率は1.1から2.0であることが好ましく、1.1から1.6であることがより好ましい。

【0078】(表面フィルム)表面フィルム111としては、例えば、フッ素樹脂、アクリル樹脂などを利用することができる。上記の封止部材110との接着性の改良のために、例えば、コロナ処理、プラズマ処理、オゾン処理、UV照射、電子線照射、火炎処理などの表面処理を表面樹脂フィルム111の片面に行うことが望ましい。表面フィルム111及び封止部材110には、凹凸を形成してもよい。この凹凸は、被覆形成工程中に設けてもよいし、被覆形成後にプレスなどの方法によって設けてもよい。

【0079】(裏面補強材)裏面補強材112としては、例えば、ナイロン、ポリエチレンテレフタレート、鋼板、プラスチック板、FRP(ガラス繊維強化プラスチック)板を用いることができる。裏面補強材の機械的強度が大きい場合には、光起電力素子を屋根材などの建築材料に適用する(建材一体型光起電力素子とする)ことができる。

【0080】(発電装置)図4は、本発明の光起電力素子を用いた発電装置の一例を示すブロック図である。図示するように、光起電力素子401で発生した直流電力が電力変換装置402に入力されて変換され、負荷403へと供給される。また、光起電力素子401の出力電圧及び出力電流は、電圧検出手段404及び電流検出手段405によって検出され、その検出信号が出力設定手段406に入力され、その信号に基づいて制御回路407により電力変換装置402が制御される。

【0081】光起電力素子401としては、例えば、上記の図1及び図3の光起電力素子を用いることができ、これを直列又は並列に複数接続して所望の電圧、電流を得るように構成することが好ましい。

【0082】電力変換装置402としては、例えば、パワートランジスタ、パワーFET、IGBT等の自己消弧型スイッチング素子を用いたDC/DCコンバータ、自動式DC/ACインバータなどがある。この電力変換装置402は、制御回路407から送られるゲートパルスのON/OFFデューティ比(いわゆる通流率)と周波数によって、電力潮流、入出力電圧、出力周波数等を制御することができるものである。

【0083】負荷403としては、例えば、電熱負荷、

電動機負荷等の種々のものがあるが、交流の場合には商用交流系統であってもよい。同様に、直流負荷として2次電池も使用できるが、その場合には2次電池の容量を十分大きくし、電池の充電状態の管理を行うことが望ましい。なお、負荷が直流の場合には、電力変換装置402としてはDC/DCコンバータが使用される。

【0084】電圧検出手段404は、例えば光起電力素子401の出力電圧を抵抗で分圧し、A/D変換してデジタル値に変換して、出力設定手段406に送る。この際、ノイズの混入等を避けるために、光起電力素子401の出力回路と検出信号の送信回路は、入出力間の絶縁を完全に行えるフォトカプラ等で絶縁しておくことが望ましい。

【0085】電流検出手段405は、例えばホール素子または標準抵抗等で電流を電圧に変換し、電圧検出手段404と同様に検出信号をデジタル値として出力設定手段406に送り込む。これらの検出手段に用いられるA/Dコンバータは十分高速かつ高精度であることが好ましく、具体的には10ビット以上の分解能を持ち、50kHz以上のサンプリング速度を持つものが好ましい。このようなA/Dコンバータは0.1%以下の誤差で、かつ、1秒以下の応答を持った制御系を構成できる。

【0086】出力設定手段406は、上記の検出信号に基づいて演算を行い、出力電圧設定値を決定し、光起電力素子401の出力電圧が設定値となるようにゲート回路の通流率等を制御する。出力設定手段406は制御用マイクロコンピュータとして具体化され、CPU、RAM、ROM、入出力ポート、数値演算器等を備えることができる。

【0087】制御回路407は、瞬時値電流比較、正弦波/三角波比較方式等により、ゲートパルスを発生する、いわゆるゲート駆動回路である。このゲートパルスにより、光起電力素子401の出力電圧が、出力設定手段406の出力に一致するように電力変換装置402を制御する。この制御回路407は、アナログ回路でもデジタル回路でも構成できるが、最近ではほとんどがデジタル化されており、CPUや高速CPUであるDSP (Digital Signal Processor) を装備している。なお、デジタル化された場合の制御回路407は、上記の出力設定手段406と類似の構成であり、両者を兼用するような回路を用いることも可能である。

【0088】

【実施例】以下に、本発明の実施例を説明するが、本発明はこれらの実施例に限定されるものではない。

【0089】(実施例1) 本実施例は、図1の概略断面図に示す構成の光起電力素子を同一の条件で複数枚作成し、必要に応じて途中工程までで作製を中止し、評価を行った。

【0090】支持基体102には、縦横45mm×45

mm、厚さ0.15mmの形状で、一般的にダル仕上げと呼ばれる凹凸を付けたSUS430を使用した。この支持基体102を市販の直流マグネトロンスパッタ装置に設置し、圧力が $10^{-5}$  torr以下になるまで排気した。その後、アルゴンガスを30 sccm供給し、圧力を2 mtorrに保持した。支持基体は加熱せず、6 inchφのアルミニウムターゲットに120wの直流電力を印加し、90秒間で70nmの厚さのアルミニウムからなる反射層103を支持基体102上に形成した。引き続き支持基体の温度を300℃に加熱し、6 inchφの酸化亜鉛のターゲットに電気接続を切り替えて500wの直流電力を30分間印加し、約3000nmの酸化亜鉛からなる透明導電層104を反射層103上に作製して基板101とした。

【0091】この基板の表面形状を市販の原子間力顕微鏡(米国Quesant社製のQscope250)により、先端半径20nm、尖角36度、長さ200nmのプロブを用いて測定したところ、表面には平均高さが300nm、中心線平均粗さRaが80nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が50%であることが明らかになった。

【0092】この基板を図2に概略を示す装置の送り出し室201に1枚ずつ設置し、 $10^{-4}$  torrまで真空ポンプで排気した後、送り出し室201と第1の半導体層の成膜室202との間のゲートバルブ227を開け、第1の半導体層の成膜室202に基板を移動した。基板ホルダー210を下げて電極間距離を30mmとし、ヒータ207にて基板の表面温度は250℃に制御した。

【0093】十分に排気が行われた時点で、ガス導入管216より、 $\text{SiH}_4/\text{H}_2$  ( $\text{SiH}_4$ を $\text{H}_2$ で10%に希釈) 4 sccm、 $\text{PH}_3/\text{H}_2$  ( $\text{PH}_3$ を $\text{H}_2$ で2%に希釈) 1 sccm、 $\text{H}_2$  100 sccmを導入し、スロットルバルブの開度を調整して、成膜室202の内圧を1 torrに保持し、圧力が安定したところで、直ちに105MHzの高周波電源より電極213に15Wの電力を投入した。プラズマは360秒間持続させた。これにより、n型の第1の半導体層105が、透明導電層104上に約20nmの厚さで形成された。

【0094】再び排気をした後に、第2の半導体層の成膜室203に基板を移し電極間距離を30mmとした後、基板温度は250℃にして、ガス導入管217より $\text{SiH}_4$  50 sccm、 $\text{H}_2$  1500 sccmを導入し、スロットルバルブの開度を調整して、成膜室203の内圧を300 mtorrに保持し、圧力が安定したところで、直ちに105MHzの高周波電源より電極214に5Wの電力を投入し、不図示のバイアス電極に13.56MHzの高周波電力を8W印加して120分間持続させた。これにより、i型の第2の半導体層106が、約1000nmの厚さで形成された。

【0095】再び排気をした後に、第3の半導体層の成

膜室204に基板を移し、基板温度は170℃にして、ガス導入管218より $\text{SiH}_4/\text{H}_2$  ( $\text{SiH}_4$ を $\text{H}_2$ で10%に希釈) 0.2 sccm、 $\text{BF}_3/\text{H}_2$  ( $\text{BF}_3$ を $\text{H}_2$ で2%に希釈) 1 sccm、 $\text{H}_2$  35 sccmを導入し、スロットバルブの開度を調整して、成膜室204の内圧を2 torrに保持し、圧力が安定したところで、直ちに13.56 MHzの高周波電源より電極215に33 Wの電力を投入した。プラズマは、150秒間持続させた。これにより、p型の第3の半導体層107が、約10 nmの厚さで形成された。

【0096】なお、各層の厚さは、各条件で適当な時間だけ作成し一部膜を機械的に剥離させたときの膜の段差を触針式の膜厚計にて測定した結果から、時間換算で求めた。

【0097】表面形状を上述の原子間力顕微鏡を用いて測定したところ、表面形状は平均高さが350 nm、中心線平均粗さ $R_a$ が100 nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が60%と基板の表面での割合よりも大きくなった。念のため第2の半導体層106まで作成した試料の表面も測定したが、第3の半導体層107の表面と全く同じ値を示した。もちろん光起電力素子として利用する場合は、半導体接合層の作製中にこのような測定を行わずに各半導体層は引き続いて作製した方がよい。

【0098】また、第2の半導体層まで作成した試料を理学電機(株)製のX線回折装置RINT2000で測定した結果、シリコンの(220)面のピークが観測された。さらに、日本分光(株)製ラマン分光器NRS-2000Cで測定した結果、520  $\text{cm}^{-1}$ にピークを観測することができ、いずれの測定によっても本実施例の半導体接合層が結晶相を含むことを確認することができた。

【0099】次に試料をDCマグネトロンスパッタ装置のアノードの表面に取り付け、ステンレス鋼のマスクで試料の周囲を遮蔽して、中央部40 mm×40 mmの領域に、10重量%の酸化錫と90重量%の酸化インジウムとからなるITOターゲットを用いて第2の電極層108をスパッタリングにより形成した。第2の電極層108の堆積条件は、基板温度170℃、不活性ガスとしてアルゴンの流量50 sccm、酸素ガス0.5 sccm、堆積室内の圧力3 mTorr、ターゲットの単位面積当たりの投入電力量0.2 W/ $\text{cm}^2$ にて約100秒で厚さが70 nmとなるように設定した。膜厚は、前もって同じ条件で堆積時間との関係を検量して堆積することにより、所定の厚さとした。この第2の電極層108の表面形状も測定したが、第3の半導体層の表面と全く同じ値を示した。

【0100】このようにして作製した試料に銀ペーストをスクリーン印刷して集電電極109を第2の電極層108の面積の2%の領域に形成し、出力端子を取り付

け、最後にマイナス側端子として銅タブをステンレス半田を用いて支持基体102に取り付け、プラス側端子として錫箔のテープを導電性接着剤にて集電電極109に取り付け出力端子とした。なお、プラス側端子は、絶縁体を介して裏面に回し、裏面補強材に設けた穴から出力を取り出せるようにした。

【0101】この状態で、AM1.5 (100 mW/ $\text{cm}^2$ ) 照射時の電圧電流特性から得られる短絡電流は26 mA/ $\text{cm}^2$ 、初期の変換効率は8.2%であった。また、1000時間の連続光照射試験後の変換効率は8.2%であった。

【0102】その後、光起電力素子の受光面側に封止部材110としてのEVAシート(スプリングボーンラボラトリーズ社製、商品名フォトキャップ、厚さ460マイクロメートル)と表面フィルム111としての片面をコロナ放電処理した無延伸のETFEフィルム(デュボン社製、商品名テフゼルフイルム、厚さ50マイクロメートル)を、裏側に封止部材110としてのEVAシート(スプリングボーンラボラトリーズ社製、商品名フォトキャップ、厚さ460マイクロメートル)とナイロンフィルム(デュボン社製、商品名ダーテック、厚さ63.5マイクロメートル)と裏面補強材112としてのガルバリウム鋼板(亜鉛メッキ鋼板、厚さ0.27 mm)をETFE/EVA/光起電力素子/EVA/ナイロン/EVA/鋼板という順に重ねた。その際、ETFEの外側にはみ出したEVAを離型するためのテフロンフィルム(デュボン社製、商品名テフロンPFAフィルム、厚さ50マイクロメートル)を介して、アルミニウムメッシュ(16×18メッシュ、線径0.011インチ)を配置した。この積層体を真空ラミネート装置を用いて加圧脱気しながら150℃で30分加熱することにより、アルミニウムメッシュにより表面に凹凸が形成された光起電力素子を得た。

【0103】なお、ここで用いたEVAシートは太陽電池の封止部材として広く用いられているものであり、EVA樹脂(酢酸ビニル含有率33%)100重量部に対して架橋剤1.5重量部、紫外線吸収剤0.3重量部、光安定化剤0.1重量部、酸化防止剤0.2重量部、シランカップリング剤0.25重量部を配合したものである。出力端子は、予め光起電力素子裏面にまわしておき、ラミネート後、ガルバリウム鋼板に予め開けておいた端子取り出し口から出力が取り出せるようにし、さらに保護樹脂を接着して完成した。

【0104】保護樹脂を設けた後の、AM1.5 (100 mW/ $\text{cm}^2$ ) 照射時の電圧電流特性から得られる短絡電流は25 mA/ $\text{cm}^2$ 、初期の変換効率は7.8%であった。AM1.5 (100 mW/ $\text{cm}^2$ ) 1000時間照射による劣化試験後の変換効率も7.8%であり、変化はなかった。さらに、このサンプルを温度85℃、湿度85%の環境試験箱に収納し、1000時間の

環境試験を行った。この場合、変換効率が0.02%低下しただけであり、全く問題なかった。

【0105】(比較例1-1)比較例1-1は、第2の半導体層の作成時に、基板温度を400℃にして、ガス導入管217より $\text{SiH}_4$ 80sccm、 $\text{H}_2$ 1500sccmを導入し、スロットバルブの開度を調整して、反応容器の内圧を30mtorrに保持し、圧力が安定したところで、直ちに500MHzの高周波電源より電極214に50Wの電力を投入し、不図示のバイアス電極に13.56MHzの高周波電力を20W印加して40分間持続させて作製した以外は、実施例1と同様の方法で試料を作成した。

【0106】この試料の表面形状を原子間力顕微鏡を用いて測定したところ、平均高さが300nm、中心線平均粗さRaが110nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が20%と基板の表面での割合である50%よりも小さくなった。

【0107】保護樹脂形成後のAM1.5(100mW/cm<sup>2</sup>)照射時の電圧電流特性から得られる短絡電流は13mA/cm<sup>2</sup>、初期の変換効率は5.6%と低い値であった。しかも、AM1.5(100mW/cm<sup>2</sup>)1000時間照射による劣化試験後の変換効率は5.1%であり、劣化した。

【0108】また、第2の半導体層まで作成した試料をX線回折装置で測定した結果、シリコンのピークは観測されなかった。さらに、ラマン分光器で測定した結果も480cm<sup>-1</sup>になだらかな山が観測できたに過ぎず、いずれの測定によっても第2の半導体層がアモルファス相であることが確認された。

【0109】(比較例1-2)比較例1-2は、第2の半導体層作成時に、基板温度を350℃にして、ガス導入管217より $\text{SiH}_4$ 25sccm、 $\text{H}_2$ 750sccmを導入し、スロットバルブの開度を調整して、反応容器の内圧を300mtorrに保持し、圧力が安定したところで、直ちに105MHzの高周波電源より電極214に10Wの電力を投入し120分間持続させて作製した以外は、実施例1と同様の方法で試料を作成した。

【0110】この試料の表面形状を原子間力顕微鏡を用いて測定したところ、平均高さが230nm、中心線平均粗さRaが80nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が50%と基板の表面での割合である50%と同じであった。

【0111】保護樹脂形成後のAM1.5(100mW/cm<sup>2</sup>)照射時の電圧電流特性から得られる短絡電流は24mA/cm<sup>2</sup>、初期の変換効率は6.2%と低い値であった。

【0112】また、第2の半導体層まで作成した試料をX線回折装置で測定した結果、シリコンの(220)面のピークが観測され、さらにラマン分光器で測定した結

果も518cm<sup>-1</sup>にピークが観測でき、いずれの測定によっても第2の半導体層は結晶相を含む半導体層であることが確認された。したがって、結晶相を含むか否かよりも、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が、基板に対して半導体層の表面で大きくなることが重要である。

【0113】(実施例2)本実施例においても、図1の概略断面図に示す構成の光起電力素子を同一の条件で複数枚作成し、必要に応じて途中工程までで作製を中止し、評価した。

【0114】支持基体102には、縦横45mm×45mm、厚さ0.15mmの形状で、一般的にBA仕上げと呼ばれる平坦なSUS430を使用した。この支持基体102を市販の直流マグネトロンスパッタ装置に設置し、反射層103と透明導電層104を実施例1と同様の方法で作製し、それぞれの厚さを70nm、100nmとした。この支持基体102を負極とし、亜鉛の板を正極として、硝酸亜鉛0.05mol/リットルの水溶液中で、液温80℃、電流密度4mA/cm<sup>2</sup>で5分間電気析出を行った。それにより、スパッタリングで形成された透明導電層上に新たに約1000nmの酸化亜鉛膜(透明導電層)が形成された。

【0115】こうして作製した基板の表面形状を原子間力顕微鏡にて測定したところ、表面は平均高さが30nm、中心線平均粗さRaが2nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が50%であることが明らかとなった。

【0116】この基板を更に、5%、35℃の酢酸水溶液に30秒間浸漬した後、表面形状を再度測定したところ、表面は平均高さが180nm、中心線平均粗さRaが40nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が46%となっていた。

【0117】この酢酸水溶液に浸漬した基板を図2に概略を示す装置の送り出し室201に1枚ずつ設置し、10<sup>-4</sup>torrまで真空ポンプで排気した後、送り出し室201と第1の半導体層の成膜室202との間のゲートバルブ227を開け、第1の半導体層の成膜室202に基板を移動した。基板ホルダー210を下げて電極間距離を10mmとし、ヒータ207にて基板の表面温度は225℃に制御した。

【0118】十分に排気が行われた時点で、ガス導入管216より、 $\text{SiH}_4/\text{H}_2$ ( $\text{SiH}_4$ を $\text{H}_2$ で10%に希釈)4sccm、 $\text{PH}_3/\text{H}_2$ ( $\text{PH}_3$ を $\text{H}_2$ で2%に希釈)0.5sccm、 $\text{H}_2$ 100sccmを導入し、スロットバルブの開度を調整して、成膜室202の内圧を1torrに保持し、圧力が安定したところで、直ちに105MHzの高周波電源より電極213に15Wの電力を投入した。プラズマは、390秒間持続させた。これにより、n型の第1の半導体層105が、透明導電層104上に約20nmの厚さで形成された。

【0119】再び排気をした後に、第2の半導体層の成膜室203に基板を移し、電極間距離を10mmとした後、基板温度は250℃にして、ガス導入管217より $\text{SiH}_4$ 25sccm、 $\text{H}_2$ 750sccmを導入し、スロットバルブの開度を調整して、成膜室203の内圧を300mtorrに保持し、圧力が安定したところで、直ちに105MHzの高周波電源より電極214に4Wの電力を投入し120分間持続させた。これにより、i型の第2の半導体層106が、約1000nmの厚さで形成された。

【0120】再び排気をした後に、第3の半導体層の成膜室204に基板を移し、基板温度は170℃にして、ガス導入管218より $\text{SiH}_4/\text{H}_2$  ( $\text{SiH}_4$ を $\text{H}_2$ で10%に希釈) 0.2sccm、 $\text{BF}_3/\text{H}_2$  ( $\text{BF}_3$ を $\text{H}_2$ で2%に希釈) 1sccm、 $\text{H}_2$ 35sccmを導入し、スロットバルブの開度を調整して、成膜室204の内圧を2torrに保持し、圧力が安定したところで、直ちに13.56MHzの高周波電源より電極215に33Wの電力を投入した。プラズマは、150秒間持続させた。これにより、p型の第3の半導体層107が、約10nmの厚さで形成された。

【0121】この試料の表面形状を原子間力顕微鏡を用いて測定したところ、表面形状は平均高さが250nm、中心線平均粗さRaが60nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が56%と基板の表面での割合よりも大きくなった。念のため、第2の半導体層まで作成した試料の表面も測定したが、第3の半導体層の表面と全く同じ値を示した。

【0122】また、第2の半導体層まで作成した試料をX線回折装置で測定した結果、シリコンの(220)面のピークが観測された。さらに、ラマン分光器で測定した結果、 $518\text{cm}^{-1}$ に実施例1よりも小さいピークが観測され、本実施例の半導体接合層が結晶相を含むことを確認することができた。

【0123】その後は、実施例1と同様の方法で光起電力素子を作製した。

【0124】保護樹脂を設けた後の、AM1.5 (100mW/cm<sup>2</sup>) 照射時の電圧電流特性から得られる短絡電流は26mA/cm<sup>2</sup>、初期の変換効率は7.9%であった。AM1.5 (100mW/cm<sup>2</sup>) で1000時間の劣化試験後の変換効率は7.8%であり、変化はほとんどなかった。結晶性を表わすラマンピークは小さいが、必ずしも変換効率が悪くはならなかった。

【0125】さらに、このサンプルを温度85℃、湿度85%の環境試験箱に収納し、1000時間の環境試験を行った。この場合、変換効率が0.01%低下しただけであり、全く問題なかった。

【0126】(実施例3) 本実施例では、図3の概略断面図に示す構成の光起電力素子を同一の条件で複数枚作成し、必要に応じて途中工程までで作製を中止し、評価

した。

【0127】支持基体302には、鉄鋼板にニッケルめっきを施し、凹凸を設けたものを使用した。この支持基体302を市販の直流マグネトロンスパック装置に設置し、反射層303と透明導電層304を実施例1と同様の方法で作製し、基板とした。なお、それぞれの層303、304の厚さは70nm、100nmとした。

【0128】この基板の表面形状を原子間力顕微鏡により測定したところ、表面には平均高さが150nm、中心線平均粗さRaが15nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が58%であることが明らかとなった。

【0129】この基板を図2に概略を示す装置の送り出し室201に1枚ずつ設置し、 $10^{-4}$ torrまで真空ポンプで排気した後、送り出し室201と第1の半導体層の成膜室202との間のゲートバルブ227を開け、第1の半導体層の成膜室202に基板206を移動した。基板ホルダーを210を下げ電極間距離を30mmとし、ヒータ207にて基板の表面温度は250℃に制御した。十分に排気が行われた時点で、ガス導入管216より、 $\text{SiH}_4/\text{H}_2$  ( $\text{SiH}_4$ を $\text{H}_2$ で10%に希釈) 4sccm、 $\text{PH}_3/\text{H}_2$  ( $\text{PH}_3$ を $\text{H}_2$ で2%に希釈) 1sccm、 $\text{H}_2$ 100sccmを導入し、スロットバルブの開度を調整して、反応容器の内圧を1torrに保持し、圧力が安定したところで、直ちに105MHzの高周波電源より電極213に15Wの電力を投入した。プラズマは、360秒間持続させた。これにより、n型の第1の半導体層305が、透明導電層304上に約20nmの厚さで形成された。

【0130】再び排気をした後に、第2の半導体層成膜室203に基板を移し電極間距離を30mmとした後、基板温度は250℃にして、ガス導入管217より $\text{SiH}_4$ 50sccm、 $\text{H}_2$ 1500sccmを導入し、スロットバルブの開度を調整して、成膜室203の内圧を300mtorrに保持し、圧力が安定したところで、直ちに105MHzの高周波電源より電極214に5Wの電力を投入し、バイアス電極に13.56MHzの高周波電力を8W印加して120分間持続させた。これにより、i型の第2の半導体層306が、約1000nmの厚さで形成された。

【0131】再び排気をした後に、第3の半導体層の成膜室204に基板を移し、基板温度は200℃にして、ガス導入管218より $\text{SiH}_4/\text{H}_2$  ( $\text{SiH}_4$ を $\text{H}_2$ で10%に希釈) 0.2sccm、 $\text{BF}_3/\text{H}_2$  ( $\text{BF}_3$ を $\text{H}_2$ で2%に希釈) 1sccm、 $\text{H}_2$ 35sccmを導入し、スロットバルブの開度を調整して、成膜室204の内圧を2torrに保持し、圧力が安定したところで、直ちに13.56MHzの高周波電源より電極215に33Wの電力を投入した。プラズマは、150秒間持続させた。これにより、p型の第3の半導体層307

が、約10nmの厚さで形成された。

【0132】この段階で装置から一部の基板を取り出し、表面形状を原子間力顕微鏡により測定したところ、表面には平均高さが180nm、中心線平均粗さRaが30nm、凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が69%であった。

【0133】また第2の半導体層まで作成した試料をX線回折装置で測定した結果、シリコンの(220)面のピークが観測された。さらに、ラマン分光器で測定した結果、 $516\text{ cm}^{-1}$ にピークが観測され、本実施例の半導体接合層が結晶相を含むことを確認することができた。

【0134】測定を行わない基板は引き続き、再び第1の半導体層の成膜室202に移動した。基板ホルダー210を下げ電極間距離を30mmとし、ヒータ207にて基板の表面温度は230℃に制御した。

【0135】十分に排気が行われた時点で、ガス導入管216より、 $\text{SiH}_4/\text{H}_2$  ( $\text{SiH}_4$ を $\text{H}_2$ で10%に希釈)  $1\text{ sccm}$ 、 $\text{PH}_3/\text{H}_2$  ( $\text{PH}_3$ を $\text{H}_2$ で2%に希釈)  $2.5\text{ sccm}$ 、 $\text{H}_2$   $48\text{ sccm}$ を導入し、スロットバルブの開度を調整して、成膜室202の内圧を1torrに保持し、圧力が安定したところで、直ちに13.56MHzの高周波電源より電極213に1.5Wの電力を投入した。プラズマは、60秒間持続させた。これにより、n型の半導体層315が、第3の半導体層307上に約20nmの厚さで形成された。

【0136】再び排気をした後に、第2の半導体層の成膜室203に基板を移し、電極間距離を30mmとした後、基板温度は250℃にして、ガス導入管217より $\text{Si}_2\text{H}_6$   $1\text{ sccm}$ 、 $\text{H}_2$   $48\text{ sccm}$ を導入し、スロットバルブの開度を調整して、成膜室203の内圧を1torrに保持し、圧力が安定したところで、直ちに13.56MHzの高周波電源より電極214に1.5Wの電力を投入し20分間持続させた。これにより、i型の半導体層316が、約250nmの厚さで形成された。

【0137】再び排気をした後に、第3の半導体層の成膜室204に基板を移し、基板温度は170℃にして、ガス導入管218より $\text{SiH}_4/\text{H}_2$  ( $\text{SiH}_4$ を $\text{H}_2$ で10%に希釈)  $0.2\text{ sccm}$ 、 $\text{BF}_3/\text{H}_2$  ( $\text{BF}_3$ を $\text{H}_2$ で2%に希釈)  $1\text{ sccm}$ 、 $\text{H}_2$   $35\text{ sccm}$ を導入し、スロットバルブの開度を調整して、成膜室204の内圧を2torrに保持し、圧力が安定したところで、直ちに13.56MHzの高周波電源より33Wの電力を投入した。プラズマは、150秒間持続させた。これにより、p型の半導体層317が、約10nmの厚さで形成された。

【0138】その後は、実施例1と同様の方法で光起電力素子を作製した。

【0139】保護樹脂を設けた後の、AM1.5 (10

$0\text{ mW}/\text{cm}^2$ ) 照射時の電圧電流特性から得られる短絡電流は $13\text{ mA}/\text{cm}^2$ 、初期の変換効率は14.0%であった。AM1.5 ( $100\text{ mW}/\text{cm}^2$ ) で1000時間の劣化試験後の変換効率は13.4%であり、変化は-5%ほどであった。

【0140】さらに、このサンプルを温度85℃、湿度85%の環境試験箱に収納し、1000時間の環境試験を行った。この場合、変換効率が0.01%低下しただけであり、全く問題なかった。

【0141】

【発明の効果】以上説明したように、本発明によれば、半導体接合層表面の凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合が、基板表面の凹凸の中心値以上の領域の投影面積の投影面積全体に対する割合よりも大きいことにより、薄い半導体接合層でも多くの電流を発生させることができ、光電変換効率の高い光起電力素子を低温において安価に製造することができる。この光起電力素子は、10年ないしは20年のような長期間の使用において、変換効率をほぼ一定に維持することができ、信頼性も高い。

【0142】また、本発明の光起電力素子の裏面に機械的強度に優れた裏面補強材を設けることにより、建材一体型の光起電力素子を作製することができ、屋根材等として好適である。

【0143】さらに、上記の光起電力素子を使用し、光起電力素子の電力が入力される電力変換装置と、光起電力素子の出力電圧・電流を検出する検出手段と、その検出信号が入力される出力設定手段と、出力設定手段に入力された信号に基づいて、上記電力変換装置を制御する制御回路とを備える発電装置を形成することにより、光電変換効率に優れた発電装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の光起電力素子の一例の断面構造を示す模式的な概略断面図である。

【図2】本発明の半導体層を作製するために好適な装置の一例を示す模式的な概略断面図である。

【図3】本発明の光起電力素子の他の例における断面構造を示す模式的な概略断面図である。

【図4】本発明の発電装置の例を示すブロック図である。

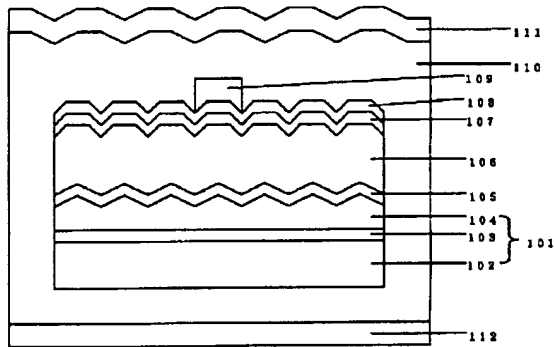
【符号の説明】

- 101、301、206 基板
- 102、302 支持基体
- 103、303 反射層
- 104、304 透明導電層
- 105 第1の半導体層
- 106 第2の半導体層
- 107 第3の半導体層
- 108、308 第2の電極層
- 109、309 集電電極

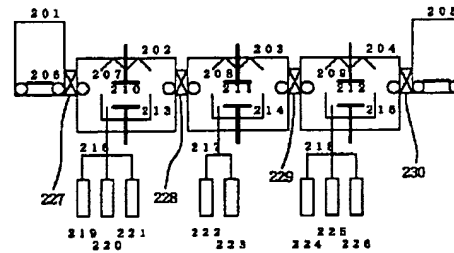
110、310 封止部材  
 111、311 表面フィルム  
 112、312 裏面補強材  
 201 送り出し室  
 202 第1の半導体層の成膜室  
 203 第2の半導体層の成膜室  
 204 第3の半導体層の成膜室  
 205 回収室  
 207、208、209 ヒータ  
 210、211、212 基板ホルダー兼電極  
 213、214、215 対向電極  
 216、217、218 ガス供給管  
 219～226 ガス供給ライン  
 227～230 ゲートバルブ

305 1組目の第1の半導体層  
 306 1組目の第2の半導体層  
 307 1組目の第3の半導体層  
 315 2組目の第1の半導体層  
 316 2組目の第2の半導体層  
 317 2組目の第3の半導体層  
 401 光起電力素子  
 402 電力変換装置  
 403 負荷  
 404 電圧検出手段  
 405 電流検出手段  
 406 出力設定手段  
 407 制御回路

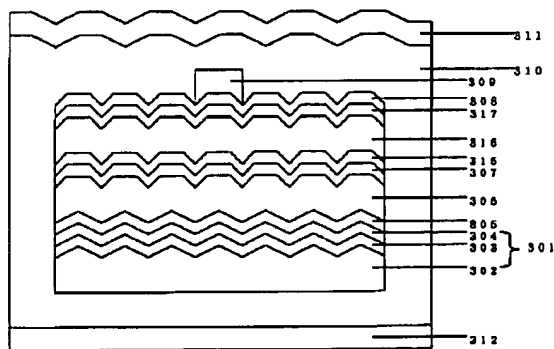
【図1】



【図2】



【図3】



【図4】

